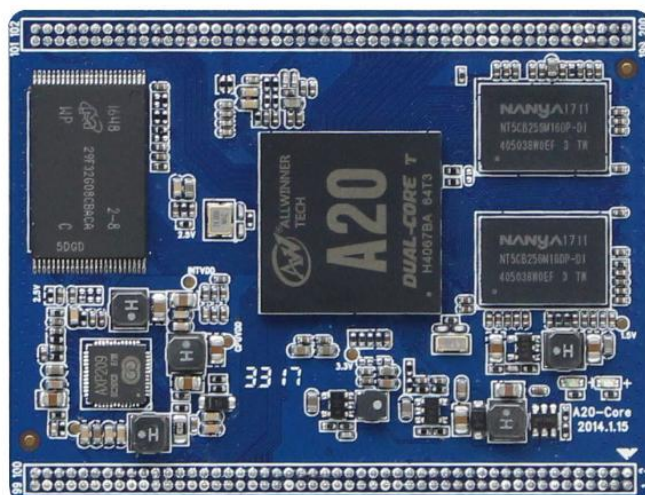


A20-Core 核心板硬件手册



2019-12-8 Ver.A

锐尔威视

www.rervision.cn

版本更新说明

版本号	修改日期	修改说明
A	2019-12-8	初稿建立

1. 产品概述

1.1 产品简介

锐尔威视 A20-Core 模块是基于全志经典双核 A20 芯片设计的高性价比嵌入式核心模块板。A20-Core 采用 1.27mm 双排插针连接器形式引出 200pin 引脚，方便插拔。六层高速 PCB 设计，体积小，结构紧凑。

A20-Core 模块集成 1GB DDR3 内存和 4GB NAND 存储器，集成 PMU 芯片，集成音频 Codec 功能，提供丰富的外设资源：USB、UART、SDIO、SPI、IIC、GPIO。支持驱动 RGB/LVDS 接口的显示屏，最大分辨率 1280x800。

提供 3 种操作系统：Android4.2 平板系统、Android4.2 电视盒系统、Linux+QT5 系统，3 种系统都提供源码和编译教程，适合入门学习。

1.2 产品规格

产品说明		
核心资源	处理器	Allwinner A20 双核 ARM Cortex-A7 1.0G 主频
	电源管理	AXP209
	图形处理器	ARM MALI400MP2
	存储器	DDR3:1GB Nand flash: 4GB
工作电压	DC 5~6V	
平均功耗	1.8W	
供电方式	DC 电源、USB 电源、锂电池 3.7~4.2V	
操作系统	Android 4.2/ Linux3.4+Qt5	
环境特性	工作温度	-10~70
	存储温度	-40~85
结构特性	尺寸大小	68x52 mm
	重量	约 10g
	封装类型	200 pin (2x100)1.27mm 双排插针
接口说明		
数字接口	UART	6 x UART up to 1.5Mbps
	I2C	2 x I2C up to 400Kbps
	USB	2 x USB2.0 Host 1 x USB2.0 OTG up to 480Mbit/s
	SDIO	2 x SD2.0
	SPI	1 x SPI
	GPIO	20 x GPIO
显示接口	HDMI	1 x HDMI v1.4 up to 1080P@60fps
	LVDS	1-ch 8bit LVDS up to 1280x800
	RGB	1 x 24bit RGB up to 1280x800
	VGA	1 x VGA up to 1920*1080
	CVBS-OUT	1 x CVBS support PAL/NTSC
音频接口	HeadPhone Out	1 x Stereo HeadPhone
	MicPhone In	1 x Analog MicroPhones

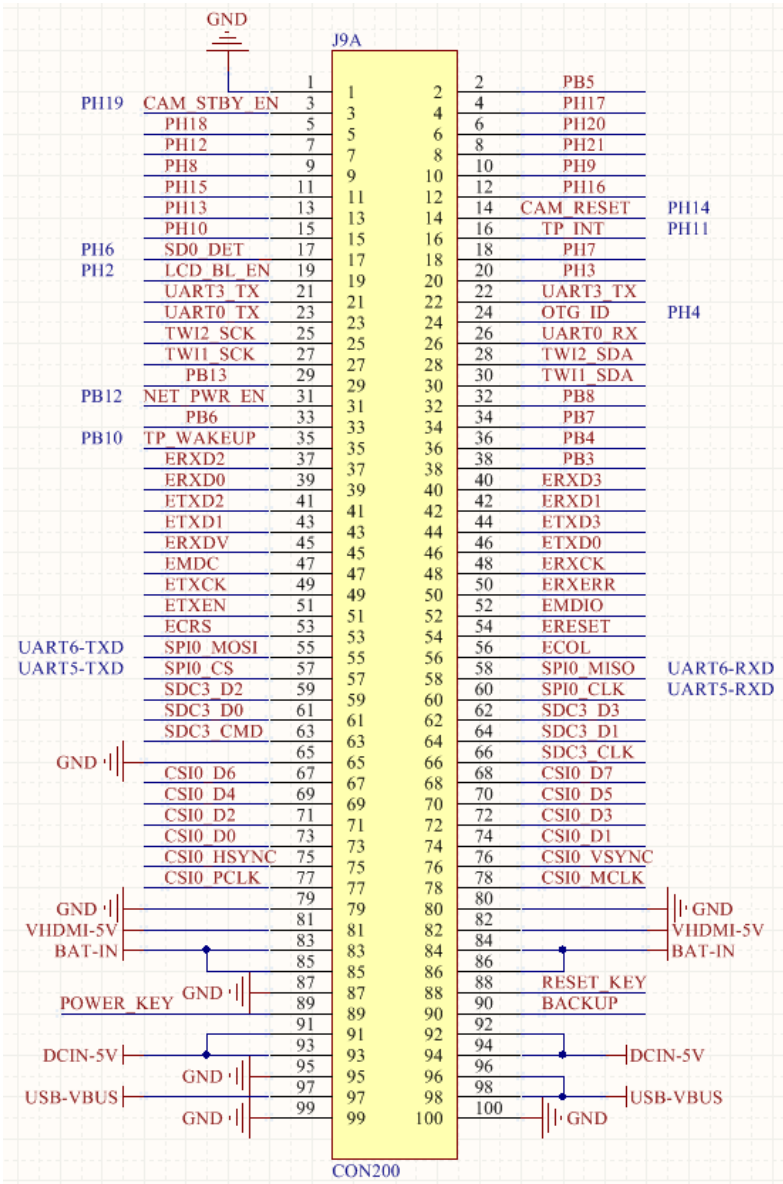
	LineIn	1 x Stereo LineIn
视频接口	Camera	1 x DVP CSI, 最大支持 5MP
	CVBS-IN	4 x CVBS IN
其他接口	EMAC	10M/100M 以太网卡接口
	SATA	SATA2.0 接口
	RTP	四线电阻触摸屏接口
按键	Power On/Off	开关机键
	Reset	复位键
	LRADC	用分压电阻扩展按键
	Uboot	烧录键
视频处理		
视频编码	H.264 1080P, 30fps	
视频解码	H.264: 1080P@60fps MPEG1/2/4: 1080P@60fps VP8: 1080P@60fps JPEG/MJPEG: 1080P@30fps	

2. 应用接口

2.1 邮票孔接口

A20-Core 采用 1.27mm 间距双排插针连接器封装，共 200 个引脚

2.1.1 管脚分布



PB2			J9B		P13	
	PWM0	101	101	102	PWM1	
	UART7_RX	103	103	104	UART7_TX	
	BT_CTS	105	105	106	BT_RTS	
UART2-RXD	BT_RXD	107	107	108	BT_TXD	UART2-TXD
	SD0_D2	109	109	110	SD0_D3	
	SD0_CMD	111	111	112	SD0_CLK	
	SD0_D0	113	113	114	SD0_D1	
	HDMI_CEC	115	115	116	HDMI_HPD	
	HDMI_SCL	117	117	118	HDMI_SDA	
	HTX2P	119	119	120	HTX2N	
	HTX1P	121	121	122	HTX1N	
	HTX0P	123	123	124	HTX0N	
	HTXCP	125	125	126	HTXCN	
GND	TP_X1	127	127	128	TP_Y1	
	TP_X2	129	129	130	TP_Y2	
	OTG_DP	131	131	132		
	USB1-	133	133	134	OTG_DM	GND
	USB2-	135	135	136	USB1+	
		137	137	138	USB2+	
GND		139	139	140	MIC-	
	MIC+	141	141	142	MODEM_MICP	
	MODEM_MICN	143	143	144	LRADC0	
	LRADC1	145	145	146		
	SATA_RXP	147	147	148	SATA_RXN	GND
	SATA_TXN	149	149	150	SATA_TXP	
GND		151	151	152	TVIN2	
	TVIN0	153	153	154	TVIN3	
	TVIN1	155	155	156	VGA_R	
	CVBS	157	157	158	VGA_G	
	VGA_B	159	159	160		
	LCD_D0	161	161	162	LCD_D1	GND
	LCD_D2	163	163	164	LCD_D3	
	LCD_D4	165	165	166	LCD_D5	
	LCD_D6	167	167	168	LCD_D7	
	LCD_D8	169	169	170	LCD_D9	
	LCD_D10	171	171	172	LCD_D11	
	LCD_D12	173	173	174	LCD_D13	
	LCD_D14	175	175	176	LCD_D15	
	LCD_D16	177	177	178	LCD_D17	
	LCD_D18	179	179	180	LCD_D19	
	LCD_D20	181	181	182	LCD_D21	
	LCD_D22	183	183	184	LCD_D23	
	LCD_HSYNC	185	185	186	LCD_VDEN	
	LCD_VCLK	187	187	188	LCD_VSYNC	
	UBOOT	189	189	190	HPPL	
	HPR	191	191	192	HPCOMFB	
GND		193	193	194	AVCC	
	VMIC	195	195	196		
	LINEINL	197	197	198	LINEINR	GND
GND		199	199	200		GND

2.1.2 管脚定义

[查看《A20-Core 引脚定义表》](#)

2.2 电源

2.2.1 DC 供电

A20-Core 模块用直流 5V 电源供电，上电即可开机，电压范围 4.8~6V。用户根据应用场合，选择使用 12V 或 24V 降压 DC/DC 设计电源

为保证系统的稳定运行，电源输入处的滤波电容建议不小于 100uF。具体要根据产品应用场合和经验选择合适的电容值

2.2.2 电池充电和电池管理

使用 3.7V~4.2V 锂电池供电

A20-Core 内置线性充电管理电路，支持对锂电池进行充电。支持 DC 和 USB 接口充电，当两种充电口同时接通时，优先选择 DC 充电

2.2.3 RTC 电源

VRTC 为模块内部的 RTC 时钟供电电源，作为 RTC 时钟的备份电源。一般要接 CR1220 或 CR2032 电池供电。当模块正常工作时，PMU 的 VCC-RTC 为 RTC 供电，此时外部电池不会耗电，在模块断电后，外部电池开始耗电。

2.3 控制信号

2.3.1 模块开机

插入 5V DC 电源或 USB 电源后，模块直接开机

在接入电池后，通过将 POWERKEY 信号置低超过 2S 可以使模块开机

2.3.2 模块关机、重启

模块开机后，置低 POWERKEY 信号大于 500ms，显示界面会弹出选择框（选择关机或重启），置低大于 10s 系统会强制关机

2.3.3 休眠/唤醒信号

待机过程中，置低 POWERKEY 信号(100ms)，系统会进入休眠状态。在休眠状态，置低 POWERKEY 信号，能唤醒系统。

2.3.4 模块复位

RESET-N 是模块 PMIC 的复位输出，当系统出现死机或者其他异常时，置低 RESET-N 信号大于 300ms，系统会强制重启。

2.4 USB 接口

A20-Core 支持 3 路 USB2.0 接口，其中一路带 OTG 功能，可配置成 Device 或 Host，另 2 路只做 Host。支持全速（12Mbps）和高速（480Mbps）模式，支持用 HUB 扩展。

作为 Device 时，可用于烧录固件、ADB 调试

作为 Host 时，可用于接鼠标、U 盘、USB 摄像头，扩展百兆以太网，4G 通讯模块等。

USB_DP 和 USB_DM 为高速差分信号线，最高的传输速率为 480 Mbps，在 PCB Layout 时一定要注意以下要求：

USB_DP 和 USB_DM 信号线要求等长、平行，避免直角走线，做好差分 90Ω 阻抗控
USB2.0 差分信号线布在离地层最近的信号层，做好包地

2.5 串行通讯接口

A20-Core 具有 6 路 UART，2 路 IIC，1 路 SPI，接口电平均为 3.3V

A20 串口使用说明：

串口 0 默认是调试串口，仅用于调试

串口 2 默认是普通串口，直接使用

串口 3 默认是普通串口，直接使用

串口 5 默认是普通串口，可复用为 SPI0

串口 6 默认是普通串口，可复用为 SPI0

串口 7 默认是普通串口，直接使用

IIC1 用于接 Camera，IIC2 用于接电容触摸屏

SPI0 和 UART5、UART6 复用

2.6 音频

A20-Core 支持模拟音频接口，1 路耳机输出，1 路 MIC 输入，1 路线路输入，
A20-Core 内部已有 MIC 偏置电路，外部不需要再增加

为减少噪声，提高音频质量的布线建议如下：

音频 PCB 走线尽量远离天线、高频数字信号

音频电路中预留 LC 滤波电路，预防 EMC

音频走线需做屏蔽处理

2.7 视频

A20-Core 显示支持 1 路 RGB/LVDS(复用)，1 路 HDMI，1 路 VGA，1 路 CVBS

支持 1 路 DVP-CSI 视频输入

LVDS 为单 8，支持 1280*800，1024*600 的屏幕

RGB 为 24bit，支持 1280*800 的屏幕

HDMI 为 1.4 协议，支持 1080P/60fps

VGA 支持 1920*1080

CVBS 支持 PAL/NTSC 制式

DVP-CSI 为 10bit 并行数据接口，最大支持 500 万像素的摄像头

2.8 SDIO

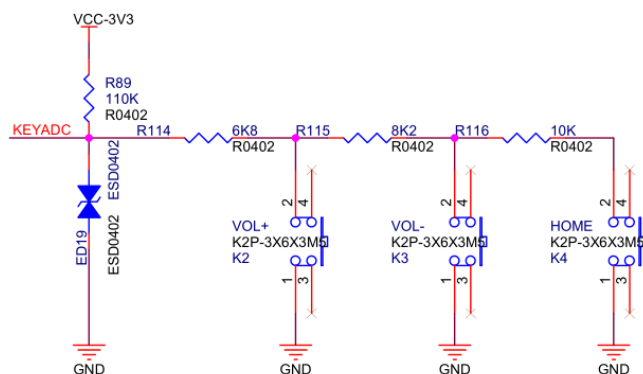
A20-Core 支持 2 路 SDIO，其中一路接 TF 卡，一路接 WIFI 模块

2.9 GPIO

A20-Core 提供了丰富的 GPIO，接口电平是 3.3V。查阅 2.1.1 管脚分布或接口核心板原理图，其中有 PB、PH 的管脚都能软件配置成 GPIO 和中断。

2.10 按键

A20-Core 提供了一个 LRADC0（模块第 144 脚），用于接分压电阻式的按键，一般用于 HOME 键、音量+、音量-等按键。



3. 结构规格

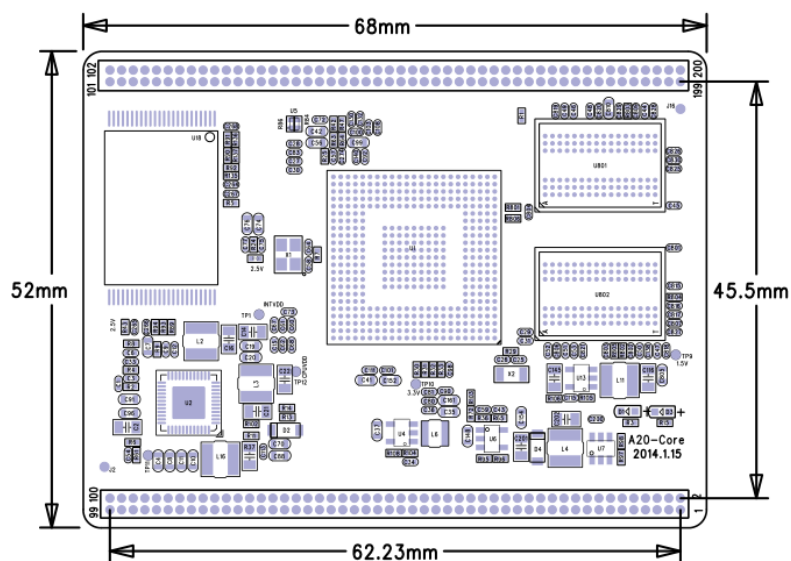
3.1 产品外观

A20-Core 模块产品如图所示



3.2 结构尺寸

A20-Core 模块结构尺寸如图所示



3.3 存储

存储条件（推荐）：温度 $23\pm5^{\circ}\text{C}$ ，相对湿度 RH 35-70%。

存储期限（密封真空包装）：在推荐存储条件下，保存期为 12 个月

3.4 包装

A20-Core 模块采用珍珠棉包装方式，结合纸箱的外包装模式，对模块的存储、运输及使用起到最大限度的保护作用。

每盘装 48pcs，每箱装 4 盘，包装如图



4. 技术支持/项目定制洽谈

承接基于全志主控芯片或核心板的各行业项目定制开发，包括硬件设计、系统裁剪优化、驱动开发、应用软件开发；可提供整体生产方案或提供 PCBA 整机。

提供售前技术咨询和售后技术支持

联系人：相工

电话/微信：15818765023

QQ：1185161188

邮箱：charles@rervision.cn

5. 联系购买

淘宝 1 号店：

店铺地址：<https://xcembd.taobao.com/>

联系人：唐女士

电话/微信：18098996836

QQ：94418293

淘宝 2 号店：

店铺地址：<https://shop148804693.taobao.com>

联系人：黄先生

电话/微信：18064232205

QQ：3552298542

阿里巴巴：

店铺地址：<https://rervision888.1688.com/>

联系人：邱女士

电话/微信：18566682840

QQ：2691208976

公司地址：深圳市南山区桃源街道塘朗社区塘长路田寮大厦 1511-1513

主控选型：

全志 A 系列：A20、A33、A64、A83、A50、A40I、A63、T2、T3

全志 H 系列：H3、H5、H6

兆芯系列：ZX2800AI、ZX5800AI

高通系列：MSM8909